

Supports d'exécution matériels pour l'embarqué

Jean-Philippe Babau

Département Informatique, INSA Lyon

Les contraintes

- Coût
 - de quelques euros à quelques centaines d'euros
- Contraintes d'énergie (mobilité, autonomie)
 - Consommation faible et contrôlable
 - Sources d'alimentation variable (micro-coupures)
- Contraintes d'embarquabilité
 - Encombrement
 - Contraintes physiques (vibrations, radiations, température, rayonnement CEM)
 - Contacts (eau, feu)
- Fiabilité, robustesse
- Prédicibilité en espace et en temps

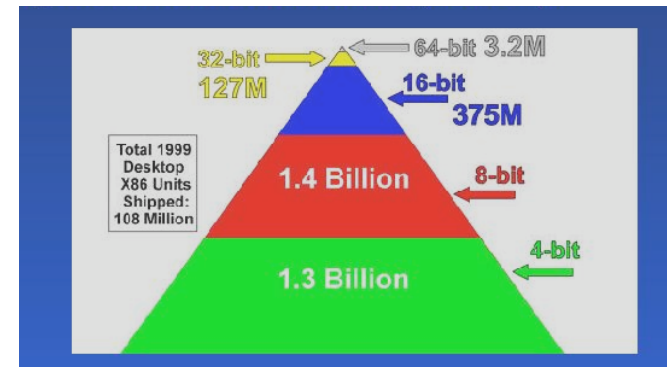
Caractéristiques des systèmes

- Interface limité
 - Pas d'écran, pas de clavier, pas de souris
 - Entrées
 - Bouton de reset
 - Boutons, joystick, **capteurs**
 - Sorties
 - LCD (Liquid Crystal Display) : quelques lignes (2/3), quelques caractères (10/20)
 - LED (Light Emitted Diode), afficheurs 7 segments
 - **actionneurs**
- Prise en compte de signaux analogiques
 - Convertisseur A/D
- Suivi de procédé
 - Horloge temps réel
 - Gestion des interruptions
- Architecture matérielle : assemblage de composants
 - Unités de calcul, zones mémoire, bus de communication
 - Logiciels de base (HAL, boot loader)



Marché de l'embarqué

- Étude 1999
 - 5% PC (85% Windows)
 - 95% autres (OS : autres)
 - 60 % OS propriétaire



- Étude 2004
 - 260 millions de PC
 - 14 milliards de processeurs dans l'embarqué

Les machines

- Machines spécifiques
 - Dédié et adapté pour des traitements spécifiques
- Calculateurs programmables
 - micro-contrôleur (4, 8, 16 bits)
 - Digital Signal Processor
 - SoC
- Machines en logique câblée
 - Programmable Array Logic
 - Portes programmable
 - ASIC (Application-Specific Integrated Circuit)
 - Statique : toujours les mêmes opérations
 - FPGA (Field-Programmable Gate Array)
 - Large PAL
 - Programmable

Quelques éléments de technologie

- Processeurs 8/16 bits
 - Pas de noyau ou noyau propriétaire
- Processeurs 32 bits
 - RTOS, windows CE
- Données manipulés : Float Versus integer
 - Modèle en float : opérateurs ln, tg, ...
 - Modèle avec entier : opérateurs max, +, tables prédéfinies
 - Rapidité, simplicité
 - Dépendant des traitements effectués
 - Comparaison en simulation pour valider le modèle en entier

Mémoire

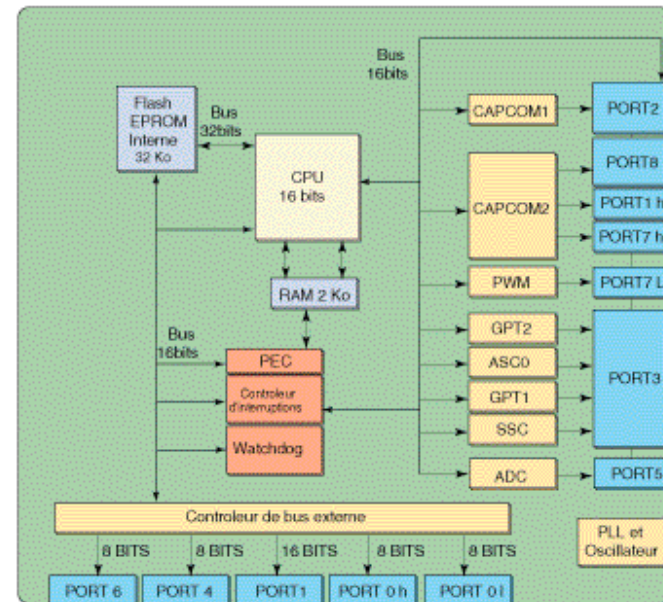
- Pas de disque dur, pas de lecteur CD-ROM
- Mémoire statique
 - ROM, PROM (Read Only Memory, Programmable ROM)
 - « write once »
 - EPROM (Erasable PROM)
 - Opération de RAZ : 10-20 minutes (UV light)
 - OS, applications, données persistantes
- Mémoire programmable
 - RAM
 - Statique (très rapide ns, très chère, volumineuse, consommatrice)
 - Dynamique (rapide 10ns, moins chère)
 - exécution du programme, données du programme
 - EEPROM Taille limitée (quelques K)
 - Nombre d'écritures « limitées » (1000), Lecture/écriture lentes (bit par bit, 10ms)
 - Données : information de configuration
 - FLASH
 - Comme une EEPROM, réinscriptible en-ligne (100 μ s)
 - NOR : Écriture lente, nombre limité d'opérations en écriture(10 000/100 000), garantie sans faute
 - Appareil photo
 - NAND : accès séquentiel, durée de vie x 10 (1 000 000)
 - Carte mémoire

Microcontrôleur

- Processeur spécifique
 - un calculateur (10, 25,33, 40 Mhz)
 - un bus : 4, 8, 16 bit
 - mémoire limitée (SRAM, Flash, EEPROM)
 - convertisseurs A/D, PWM, comparateur analogique
 - communication : UART série, CAN, I2C, parallèle
 - timers, interruptions
 - un bouton de reset
- Familles
 - 8051, 68HC11, C16x, PIC
- Un micro noyau

Le C167CR d'Infineon

- Caractéristiques
 - 20 Mhz
 - un bus 16 bit
 - mémoire : 4ko RAM, 8ko ROM, 4 ko EEPROM
 - 16 convertisseurs A/D et D/A intégrés
 - communication : UART série (1/2), CAN
 - 1 timer, 16 interruptions, 4 PWM
 - un bouton de reset
- Prix approximatif
 - 50 euros

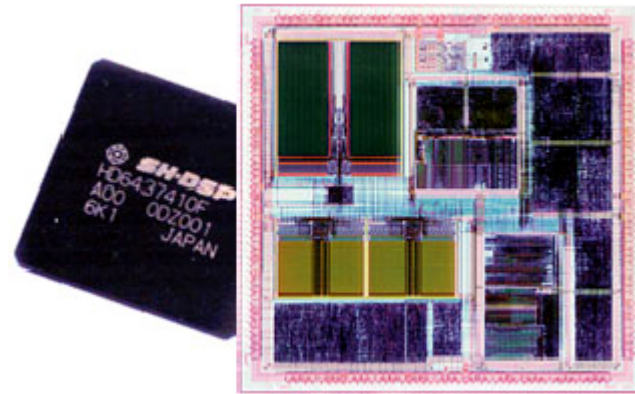


PIC 18F84 / 16F873 / PIC18 de MICROCHIP

- **Caractéristiques**
 - un calculateur RISC 8 bits, 35/35/75 instructions, 10 / 20 / 40 Mhz
 - mémoire : programme 1ko/8ko/16ko, 68/192/32k octets de RAM, 64/256/256 octets d'EEPROM
 - 13 (8+5) / 22 entrées/sorties
 - 1 timers 8 bits (256) / 2 timers 8 bits + 1 timer 16 bits / 4 timers
 - 4/10/17 sources d'IT
 - 16F873/PIC18 : une horloge interne, une UART, I2C, 1 SPI, 2 comparateurs analogiques, 2PWM, un port parallèle, un CAN
 - Un watchdog pour le reset
- **Prix approximatif**
 - De 5 à 15 euros l'unité

DSP

- Digital Signal Processor
- Calculateur dédié
 - convertisseurs A/D et D/A
 - pas de cache
 - traitements en parallèle
 - explicite
 - fonctions de traitement du signal
 - transformée de Fourier
 - MAC : multiplication/accumulation
 - filtrage, analyse
 - traitement d'image, voix et signaux



Architectures matérielles

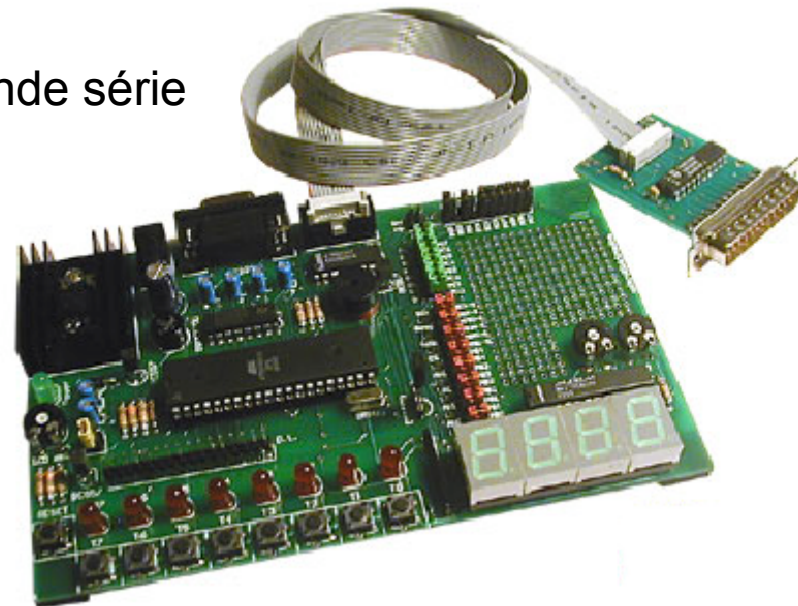
- Composants à intégrer sur une carte
 - Machines (micro-contrôleur, DSP, ASIC, FPGA, ...)
 - Mémoire (ROM, EEPROM, RAM)
 - Autres composants
 - horloge temps réel
 - gestionnaires de périphérique (UART, ...)
 - Bus
- Pré-assemblée
 - PC 104
 - carte C167, etc.
- Composants intégrés sur silicium, sur puce
 - SoC : System on Chip

Composants (chips)

- Communication
 - Série (UART, I2C, SPI, ...)
 - Sans fil protocole (IrDA) ou couche physique (CC1100)
 - réseau (USB, ethernet) et protocole (TCP-IP, WAP)
- Adaptation
 - Réseaux
 - Conversion 8-bits <-> format série bit-par-bit
- Spécifiques pour certaines fonctionnalités
 - Traitement de flots de données analogiques
 - Protocole réseaux
 - Sécurité
- Temps
 - Watchdog, timer
- Alimentation

Carte

- Architecture à la demande
 - adaptation
- Avantages
 - souplesse de conception
 - intégration de composants de grande série
- Inconvénients
 - conception complexe
 - nécessité de vérification
 - format non standard
- Petites et moyennes séries

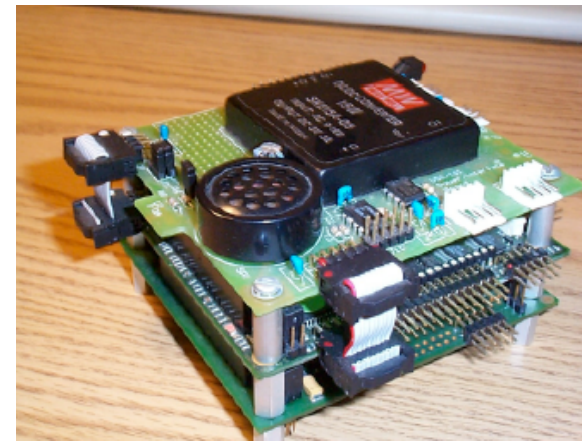
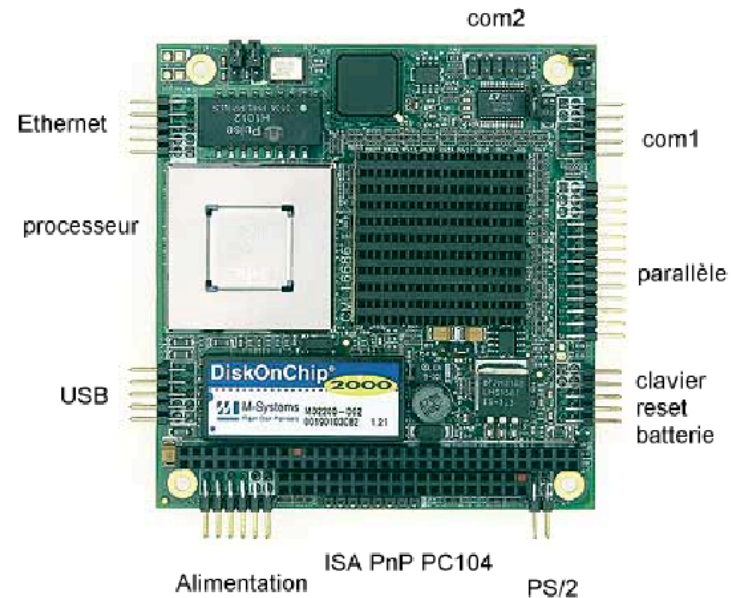


Exemple de carte

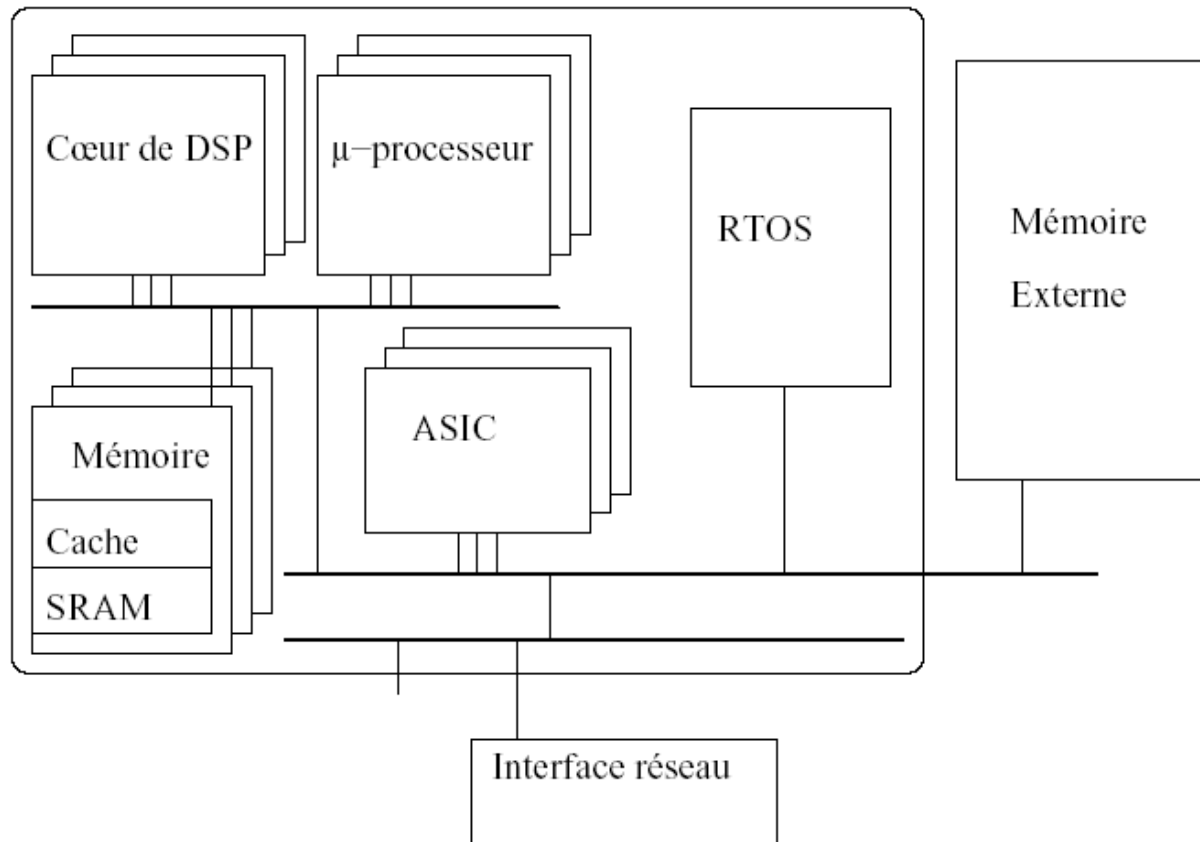
- C167CR_2 de Forth-System
- Composants
 - C167CR
 - une horloge temps réel
 - mémoire
 - 256 ko d'EEPROM
 - 1Mo de RAM
 - 2 Mo de Flash
 - communication
 - 1 UART en plus
 - interface utilisateur
 - 8 leds
 - un bouton de reset

La norme PC104

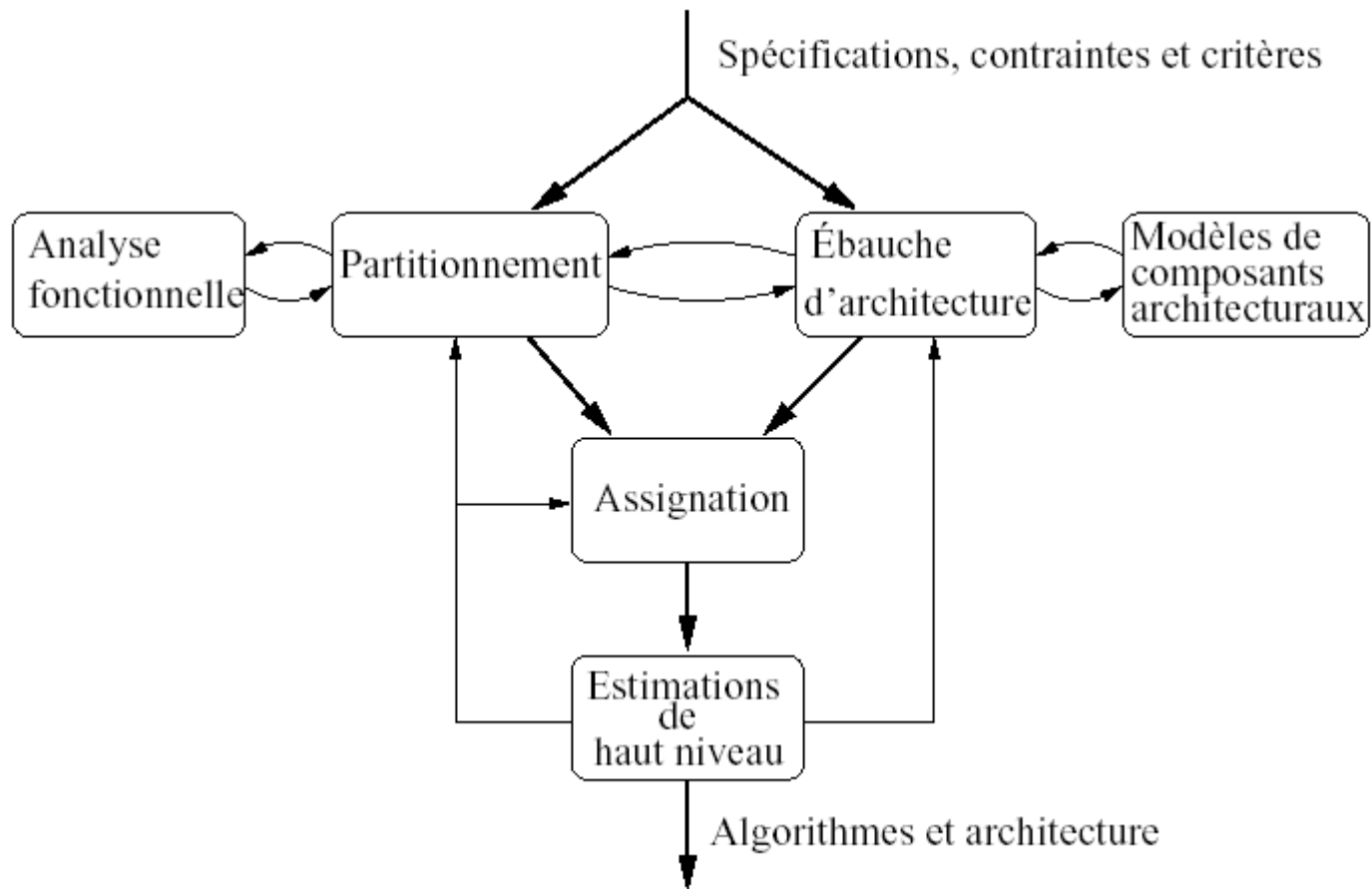
- Norme IEEE P996.1
- Taille compacte
 - 3.6 x 3.8 inches (9,14 x 9,65 cm)
- « Empilable »
 - pas de fond de panier
 - pas de carte mère
 - pas de châssis
- Connecteurs
 - fiables
 - bus ISA : 64 + 40 contacts (104)
 - PC 104+ : bus PCI
- Alimentation
 - 6 mA, 1 à 2 watts par module



Architecture



Conception conjointe : Codesign



Aspects logiciels

- Noyau / OS
 - Gestion des composants de la puce
 - Gestion de l'exécution d'applications (exécutif)
 - OS Propriétaire, RTOS, OS généraliste spécialisé pour l'embarqué
- Bootloader
 - Code assembleur
 - Vérification du matériel
 - Composants et ports
 - Stockage et exécution de la séquence de boot
 - Par exemple : charger la flash dans la SDRAM puis booter sur la SDRAM, le code de la flash dit qu'il faut télécharger l'image en RAM et l'exécuter

Aspects logiciels

- Drivers (Pilotes)
 - Gestion des composants, des éléments du procédé de la carte
 - Capteurs / actionneurs
 - Réseaux
 - Éléments de l'IHM
 - Composants matériels et logiciels

- Applications
 - Stockage de l'application
 - Installation « en dur » (PROM)
 - Téléchargement
 - Téléchargement à un endroit spécifique pour booter dessus
 - Exécution de l'application

Conclusion

- Architectures dédiées
 - Calcul (signaux analogiques, temps, interruption, flots de données, protocoles, contrôle)
 - Mémoire (statique,
 - Communication
 - Interfaces limités
 - Interaction avec le procédé
 - Réseaux
- Contraintes
 - Coût
 - Consommation
 - Taille
 - Domaine d'application
- Logiciel dédié
 - OS/exécutif
 - Gestion mémoire
 - Drivers